

Hệ thống nhận diện cử chỉ tay sử dụng FPGA phục vụ điều khiển thiết bị công cộng không chạm trong đô thị xanh thông minh

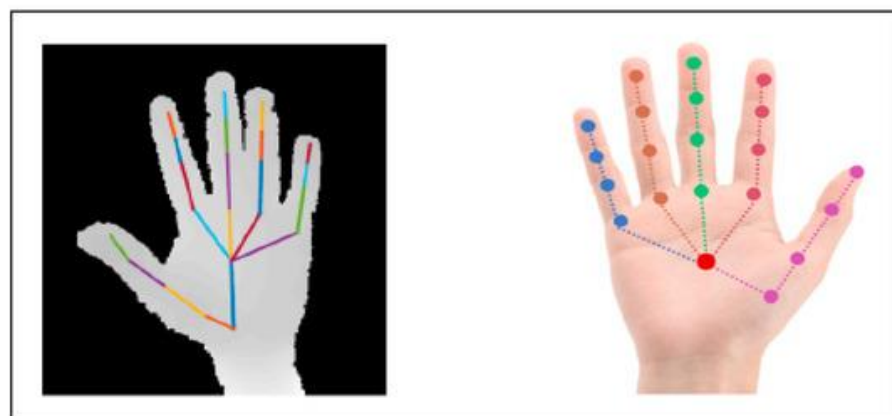
Cuộc thi Thiết kế vi mạch 2025 UIT

Nhóm: Chicken Jockey

Thành viên: Nguyễn Trọng Bảo Duy, Nguyễn Công Gia Bảo, Nguyễn Lê Thanh Hiền, Trần Trung Kiên

Giới thiệu

- Trong quá trình xây dựng đô thị xanh thông minh (Green Smart City), việc giảm thiểu tiếp xúc vật lý với thiết bị công cộng đang trở thành một yêu cầu thiết yếu.
- Các thang máy, đèn giao thông cho người đi bộ, bảng điều khiển màn hình thông tin... hiện nay vẫn chủ yếu dựa vào nút bấm hoặc cảm ứng vật lý.
- Trong bối cảnh hậu COVID-19 và nhu cầu tăng tính bao trùm (inclusive design), giải pháp **nhận diện cử chỉ tay không tiếp xúc** đang thu hút nhiều sự quan tâm.



Mục tiêu

- Phát triển hệ thống nhận diện cử chỉ tay sử dụng vi mạch SoC hoặc FPGA (không dùng vi xử lý)
- Ứng dụng trong các thiết bị công cộng: điều khiển thang máy, trạm giao thông, bảng điều khiển không chạm...
- Tối ưu hóa mức tiêu thụ năng lượng và độ trễ.
- Tích hợp thuật toán xử lý ảnh trực tiếp trong phần cứng.

Tham khảo:

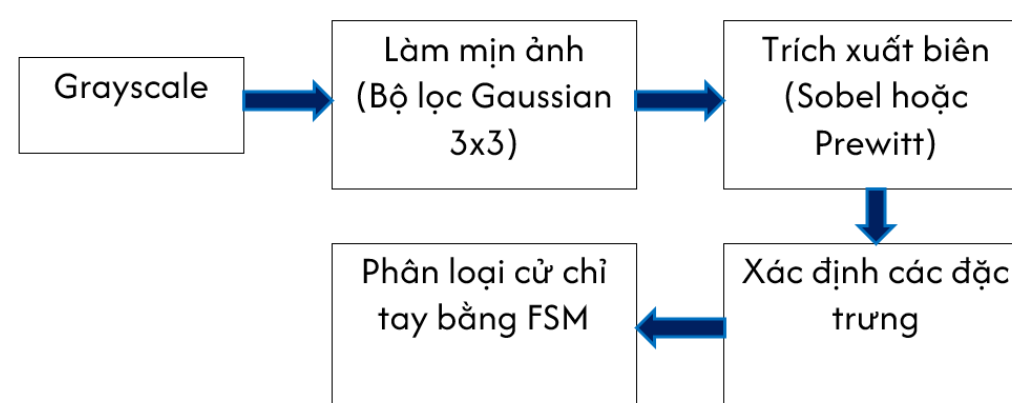
- Calicchia et al. "Digital Signal Processing Accelerator for RISC-V." IEEE 2019
- Bosi et al. "Reconfigurable Pipelined 2-D Convolvers for Fast DSP." IEEE VLSI DOI: 10.1109/92.790728

- UC Berkeley Rocket Chip Generator – <https://bar.eecs.berkeley.edu/projects/rocket-chip.html>
- Cardarilli, G. C. et al., 2002 – "Residue Number System Reconfigurable Datapath." DOI: 10.1109/ISCAS.2002.1010555

Thuật toán

Ảnh đầu vào từ camera được chuyển sang ảnh xám, làm mịn bằng Gaussian, trích xuất biên với Sobel/Prewitt, sau đó xác định số ngón tay và hướng tay bằng thuật toán cực trị. Đặc trưng cử chỉ được phân loại bằng finite-state machine (FSM). Toàn bộ pipeline xử lý được lập trình bằng Verilog, gồm 3 giai đoạn chính:

- Tiền xử lý ảnh (Gaussian)
- Trích xuất biên (Sobel)
- Nhận dạng cử chỉ (FSM)



Đặc điểm đề tài

Tính mới: Không sử dụng vi xử lý mà lập trình logic cứng.

Tính hữu ích: Giải quyết nhu cầu thực tế giảm tiếp xúc trong không gian công cộng.

Tính khả thi: Thuật toán đơn giản, không dùng CNN, phù hợp FPGA nhỏ.

Tính mở rộng: Dễ nâng cấp thêm nhiều loại cử chỉ và tích hợp vào hệ thống lớn.

- Petricca et al. "Degrading Precision Arithmetic for Low Power Signal Processing." DOI (IEEE Asilomar Conf.): 10.1109/ACSSC.2010.5757559
- BlueSpec RISC-V Acceleration Factory – <https://bluespec.com/riscv-acceleration-factory/>.